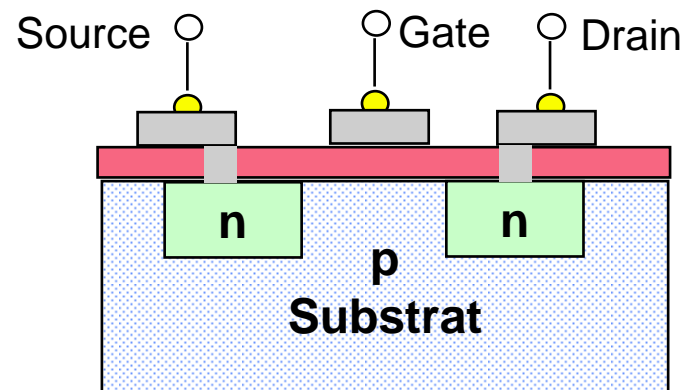


# 3. Schaltnetze und ihre technische Realisierung

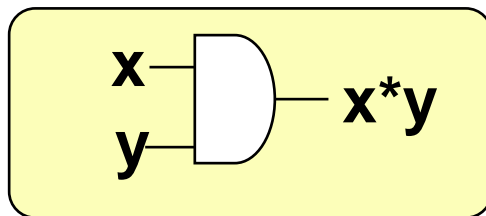


**Gatter**  
**Schaltnetze**  
**Halbleitertechnik**  
**Dioden**  
**Transistoren**  
**Herstellungsprozeß**  
**Transistorschaltungen**

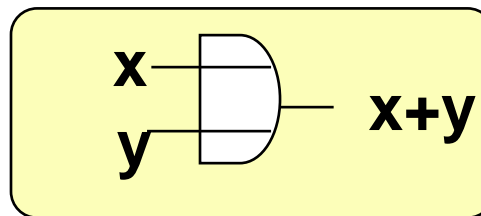
# Elementare Gatter

Für die booleschen Operationen +, \* und ' werden die folgenden Schaltzeichen (**Gatter**) verwendet.

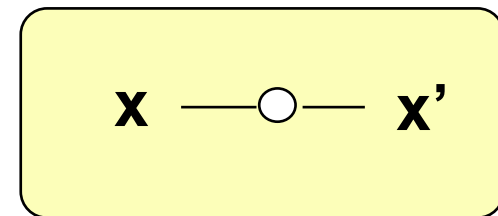
Die Gatter kann man zu komplexen Schaltungen (Schaltnetzen) zusammensetzen.



**AND**

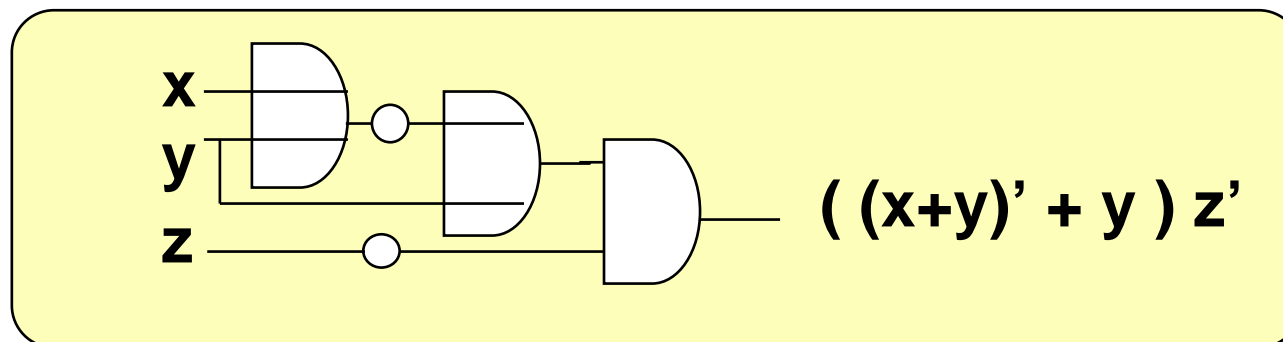


**OR**



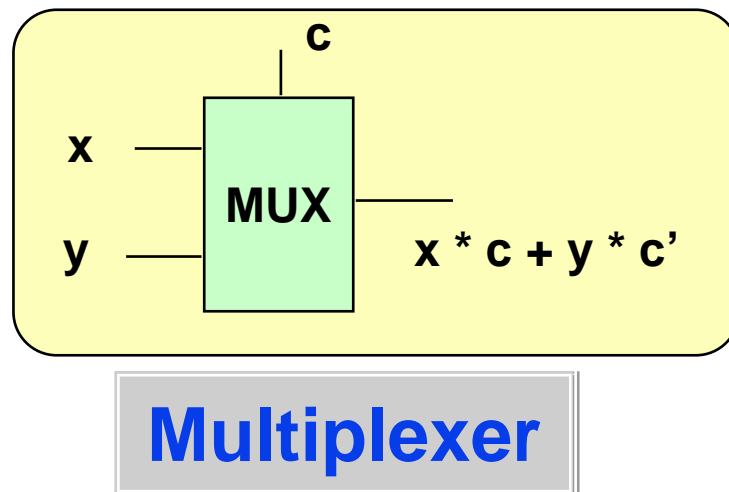
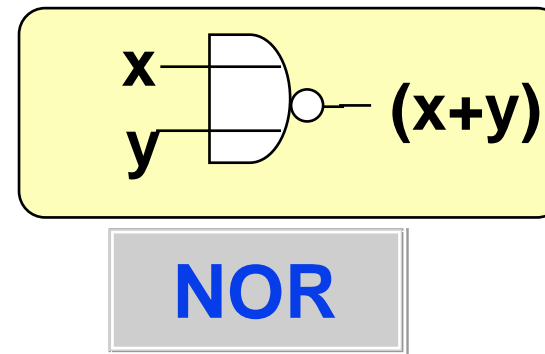
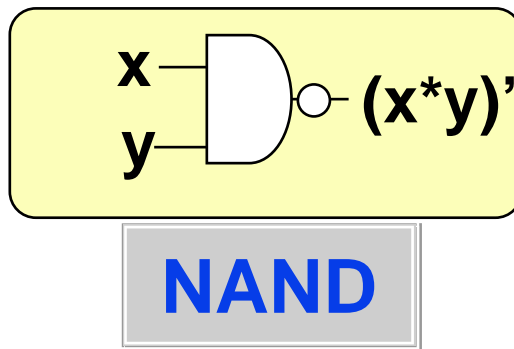
**NOT**

Beispiel einer zusammengesetzten Schaltung :



# Weitere Gatter

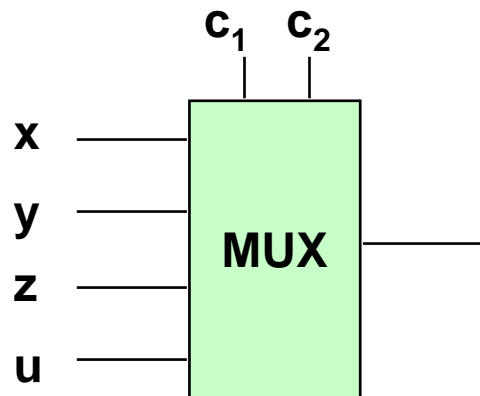
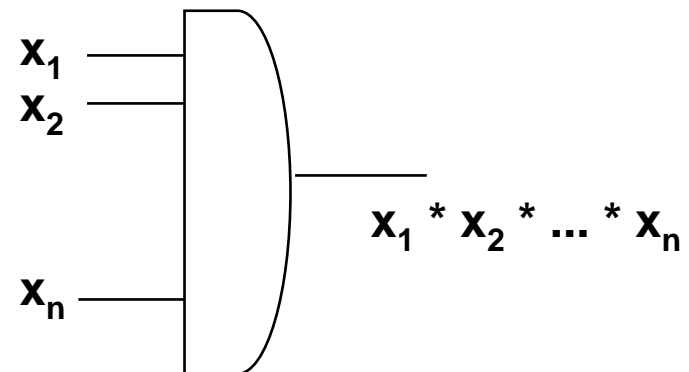
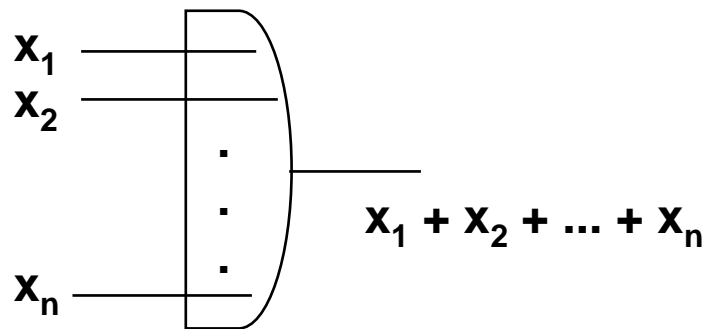
Prinzipiell kann man jede Schaltung allein aus AND und NOT Gliedern oder allein aus OR und NOT Gliedern aufbauen. Für praktische Zwecke ist es sinnvoll, weitere elementare Bausteine zu verwenden. Wichtige solche Bausteine sind :



Ein Multiplexer realisiert eine Art “IF-THEN-ELSE” Schaltung.  
Wenn  $c=1$ , dann ist das Ergebnis =  $x$ .  
Wenn  $c=0$ , dann ist das Ergebnis =  $y$ .

# Variationen der elementaren Gatter

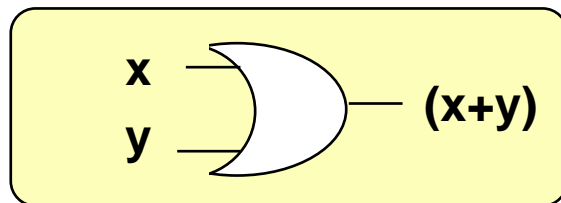
Die elementaren Gatter sind auch in leicht abgewandelter Version mit zusätzlichen Eingängen und eventuell auch mehreren Ausgängen verfügbar.



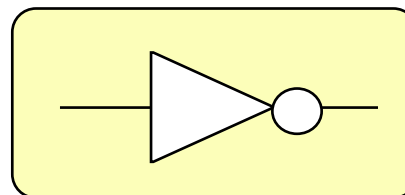
**Vierkanal Multiplexer:**  
Durch die vier möglichen Kombinationen von  $c_1$  und  $c_2$  kann jeder der Eingangskanäle auf den Ausgang geschaltet werden.

# Andere Darstellung der Gatter

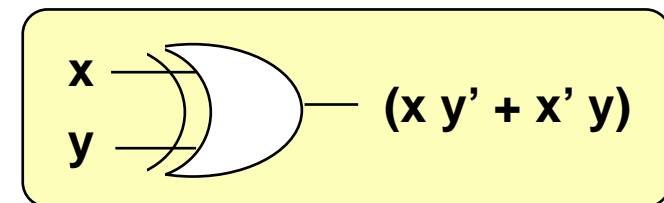
Es sind noch andere graphische Darstellungsweisen für logische Gatter in Verwendung. Vom **Institute of Electrical and Electronic Engineers (IEEE)** wurden die folgenden Symbole vorgeschlagen. Diese werden vor allem in der englischsprachigen Literatur häufig verwendet.



**OR**



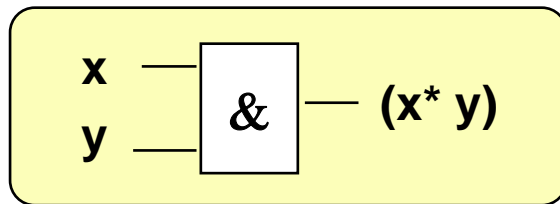
**NOT**



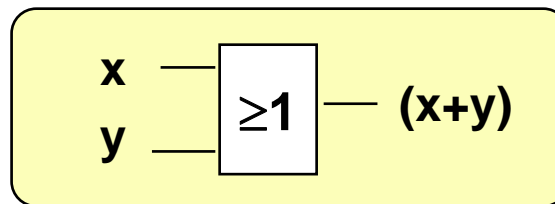
**XOR**

# Noch eine Gatterdarstellung

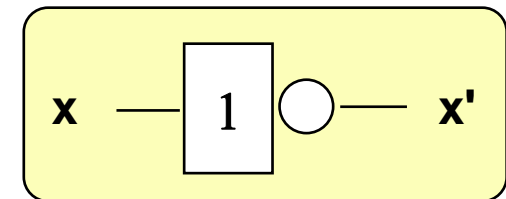
Eine neuere Normierung der Gatterdarstellung verwendet Rechtecke mit einer kennzeichnenden Aufschrift und Kreise für die Negation. Diese Norm hat sich aber (zumindest im englischsprachigen Raum) noch nicht durchgesetzt.



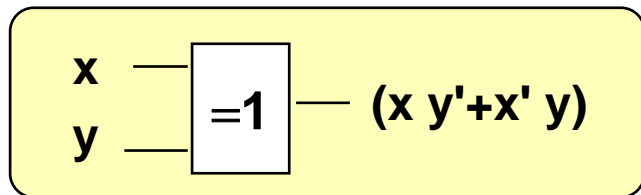
**AND**



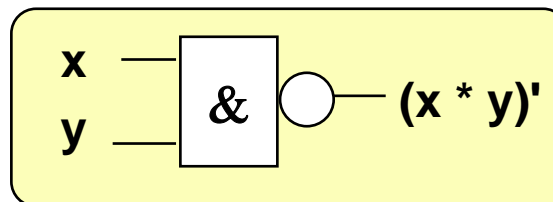
**OR**



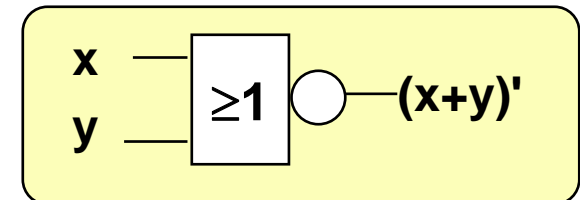
**NOT**



**XOR**



**NAND**



**NOR**

# Schaltnetze / Schaltkreise

- Ein **Schaltnetz** oder ein **Schaltkreis** ist eine - in der Regel - schleifenfreie Komposition von Verknüpfungsgliedern (Gattern), so dass keine Speicherwirkung auftritt. Die Werte an den Ausgängen hängen nur von den Werten an den Eingängen ab.

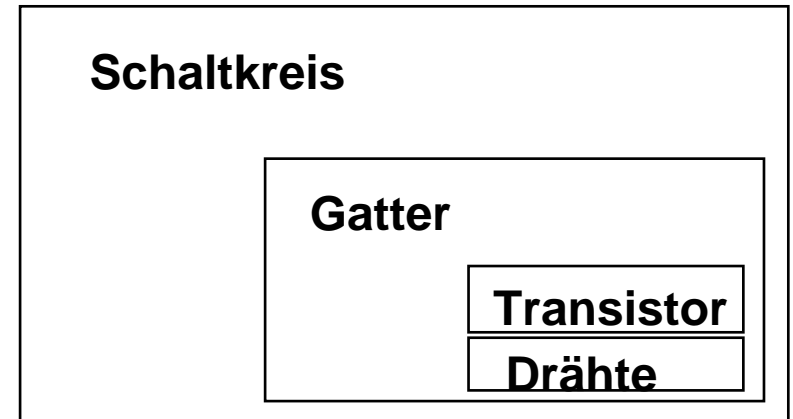


- Ein Schaltnetz realisiert eine **Schaltfunktion**  
 $f : \underline{2}^n \rightarrow \underline{2}^m$
- Die technische Realisierung von Schaltnetzen erfolgt mit **Transistoren, Widerständen und Dioden.**

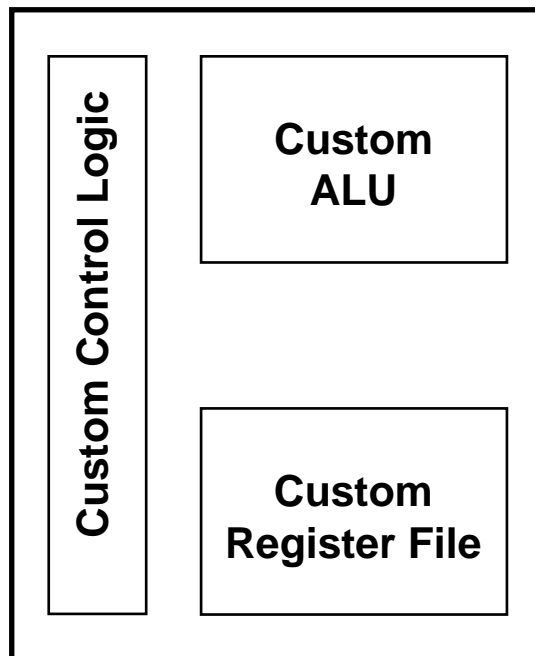


# Technische Realisierung von Schaltkreisen

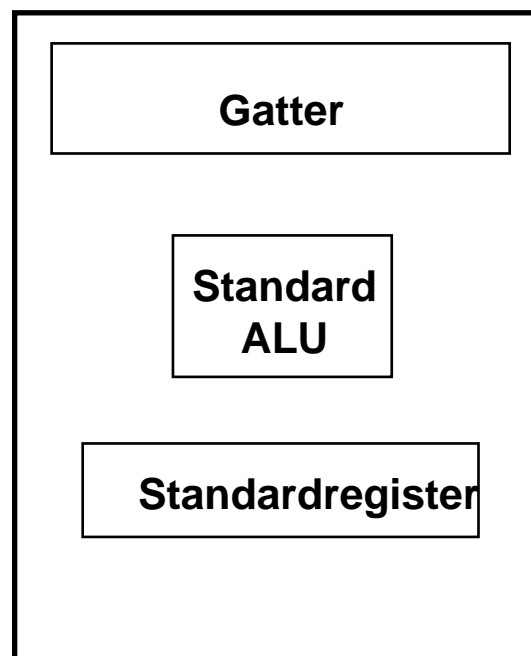
Entwurfalternativen:



Maßanfertigung  
(Custom Design)



Standardzelle



Gate Array/PLD



Leistung



Entwurfskomplexität (Entwurfszeit)

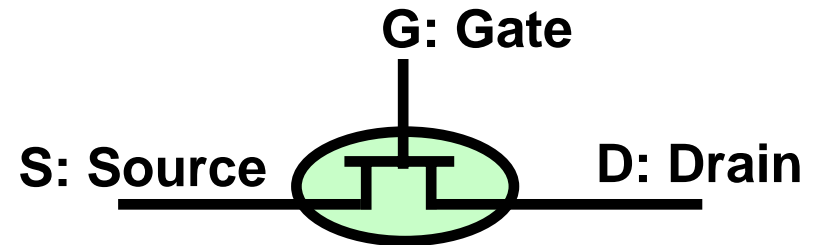
Integrationsdichte

PLD = Programmable Logic Device 101

# Technologische Grundlagen

- **Transistor**

- elektrisch kontrollierter binärer Schalter



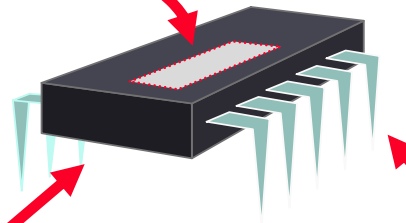
- **integrierter Schaltkreis (IC - integrated circuit)**

- Transistorschaltung auf einem dünnem Siliziumscheibchen, einem sogenannten **Chip**
- Integrationsgrade (Anzahl von Transistoren pro Chip):
  - » **SSI** (**S**mall **S**cale **I**ntegration)  $\leq 100$  Transistoren
  - » **MSI** (**M**edium **SI**)  $\sim 100 - 1000$  Transistoren
  - » **LSI** (**L**arge **SI**)  $\sim 1000 - 10^4/10^5$  Transistoren
  - » **VLSI** (**V**ery **L**arge **SI**)  $\sim \geq 10^5/10^6$  Transistoren

# Chips

## Speicherchip

dual inline package (DIP)

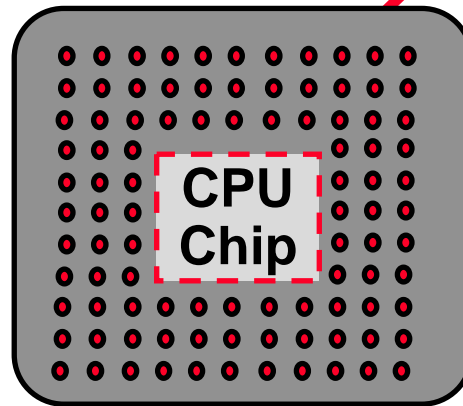


Gehäuse aus Kunststoff oder Keramik

PINS

## Mikroprozessorchip

pin grid array (PGA)



von unten

**Daten**

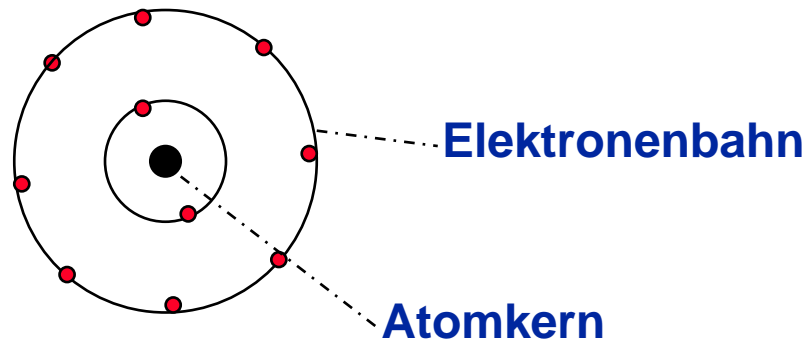
Chipfläche: 1 cm<sup>2</sup>  
Höhe: 0,1 mm  
Anzahl der Pins  
in DIP's <= 64  
in PGA's >= 100  
Abstand zwischen Pins:  
2,54 mm (0.1 in)

# Mechanismen der Stromleitung in Festkörpern

Die elektrische Leitfähigkeit wird von der atomaren Struktur der Festkörper her begründet. Daher betrachten wir

das **Bohrsche Atommodell**

- Ein Atom besteht aus einem **Atomkern** und einer in Schalen gegliederten **Elektronenhülle**:



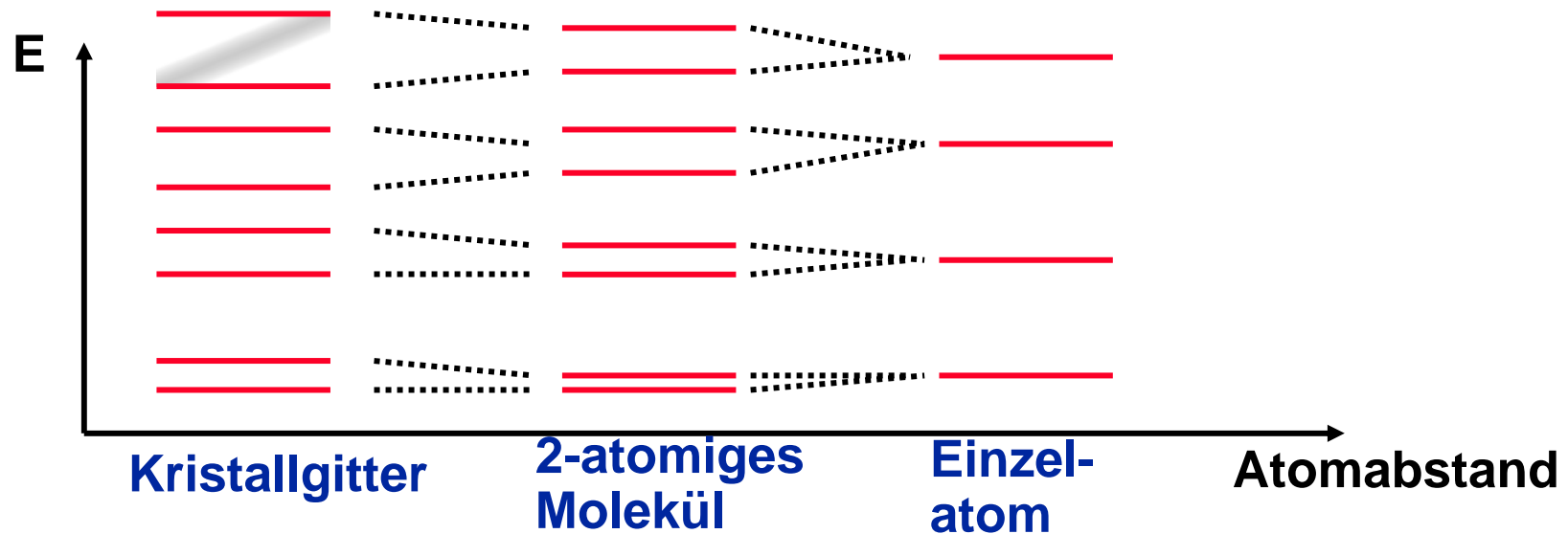
- Die chemischen Elemente unterscheiden sich durch die Anzahl der **Elektronen Z**.
  - » Z ist die Ordnungszahl eines Elementes im Periodensystem.
  - » Z=1 Wasserstoff, Z=2 Helium ...
- Bei neutralen Atomen enthält der Atomkern soviele **Protonen** wie Elektronen in der Elektronenhülle vorhanden sind.
- Elektronen sind Träger negativer **Elementarladungen**  $e = - 1,602 \cdot 10^{-19} \text{ As}$ . Protonen tragen jeweils die Ladung  $+e$ .
- Neben den Protonen enthält der Atomkern noch **Neutronen**, die keine Ladung haben, aber in die Massenzahl eines Atoms eingehen.

# Energieniveaus

- Die Elektronen bewegen sich auf kreisförmigen oder elliptischen Bahnen um den Atomkern. Zu jeder Bahn und damit auch zu jedem Elektron auf einer Bahn gehört eine bestimmte Energie  $E$ .
  - Es gilt:  $E = E_p + E_k$
  - Die **potentielle Energie**  $E_p$  wird bestimmt durch die Entfernung der Bahn vom Atomkern.
  - Die **kinetische Energie**  $E_k$  bestimmt die Umlaufgeschwindigkeit.
- Die Energie nimmt mit der Entfernung zum Atomkern zu. Nach der Quantenbedingung sind für den Abstand einer Schale zum Kern nur **diskrete Werte/Energieniveaus** möglich.
- Für die Besetzung der innersten vier Schalen mit Elektronen gilt:
$$k_n = 2n^2$$
Dabei bezeichnet  $n$  den Index der Schale (innerste Schale hat Index 1) und  $k_n$  die maximale Anzahl von Elektronen in Schale  $n$ .**Elektronen versuchen immer das niedrigste Energieniveau einzunehmen**, d.h. auf einer inneren Schale Platz zu finden.
- Für  $n = \infty$  ist ein Elektron unendlich weit vom Kern entfernt und hat **Energieniveau  $E=0$** . Es ist somit nicht mehr gebunden und frei beweglich.  
Ein Atom, dem ein Elektron fehlt, heißt **Ion**.  
Die Energie, die notwendig ist, um Elektronen vom Atomkern zu lösen, heißt **Ionisierungsenergie**.

# Energiebänder

- In einem Kristallgitter kommt es zu einer Überlagerung der elektrischen Felder der einzelnen Atome und damit zu einer Aufspaltung der diskreten Energieniveaus in **Energiebänder**



- **Valenzband:**  
oberstes nicht-leeres Energieband -> Valenzelektronen
- **Leitungsband:**  
unterstes nicht-vollbesetztes Band -> Leitungselektronen

Wenn das Valenzband nicht voll besetzt ist, ist es gleichzeitig Leitungsband.  
Dies ist bei Metallen der Fall.

# Leitfähigkeit von Stoffen

- Einzig Valenz- und Leitungsband und die Energiedifferenz

$$\Delta E = E_L - E_V$$

bestimmen die Leitfähigkeit von Stoffen.

( $E_L$ : niedrigste Energie im Leitungsband,  $E_V$ : höchste Energie im Valenzband)

- Innere vollbesetzte Bänder sind ohne Bedeutung für die Stromleitung.
- Man unterscheidet:

- **Isolatoren**

- » Valenzband vollbesetzt
- »  $\Delta E$  groß

- **Leiter**

- » Valenzband nicht vollbesetzt, Leitungs- und Valenzband überlappen
- »  $\Delta E < 0$

- **Halbleiter**

- » Valenzband voll, Leitungsband leer
- »  $\Delta E$  gering
- » Durch Energiezufuhr steigt die Leitfähigkeit -> Warmleiter

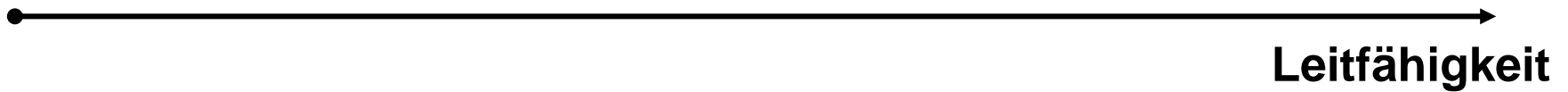
Die bekanntesten Halbleiter sind vierwertig, d.h. sie haben 4 Valenzelektronen.

Im Kristallgitterverband besitzen sie jeweils 8 Valenzelektronen in Paarbeindungen, d.h. das Valenzband ist voll besetzt.

**Isolatoren**

**Halbleiter**

**Metalle**



**Typische Halbleiter: Silizium, Germanium und Galliumarsenid**

**Für die technische Verwendung muß der Halbleiter physikalisch rein und einkristallin hergestellt sein.**

**Durch kontrollierte Verunreinigungen, sogenannte **Dotierungen** von Bereichen des kristallinen Gitters kann die Leitfähigkeit erheblich erhöht werden.**

- n-Dotierung:** Einfügen höherwertiger Atome (Donatoren)
  - » z.B. fünfwertiges Phosphor in vierwertiges Silizium
- p-Dotierung:** Einfügen niederwertiger Atome (Akzeptoren)
  - » z.B. dreiwertiges Indium in vierwertiges Silizium

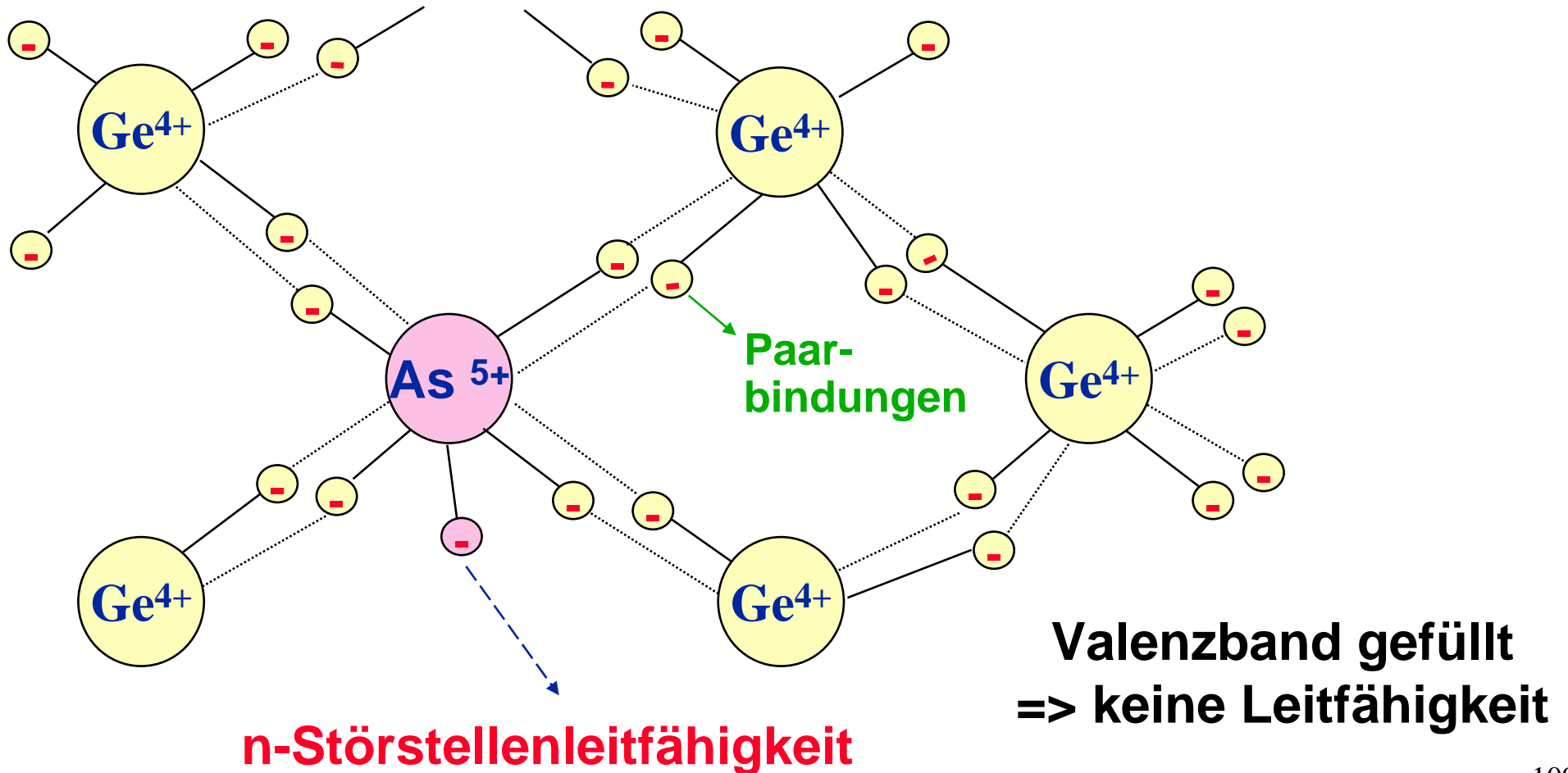


# Halbleitertechnik

## Wichtigste Grundelemente:

Silizium, Germanium, beide vierwertig, d. h. 4 Valenzelektronen in äußerster Elektronenschale.

Diese gehen in einem Kristallgitter Verbindungen mit anderen Atomen ein.



# Halbleiter sind Warmleiter

(Metalle sind Kaltleiter)

Bei Temperaturanstieg und daraus resultierendem Energiezuwachs kommt es zur Lösung von Paarbindungen und einer Erhöhung der Leitfähigkeit.

**=> *Eigenleitung***

Für technische Zwecke ist diese Leitfähigkeit allerdings zu gering.

Im Gegensatz zu Metallen, bei denen Verunreinigungen die Leitfähigkeit herabsetzen, kann bei Halbleitern durch Anreicherung mit geeigneten Elementen die Leitfähigkeit um bis zu 4 Zehnerpotenzen erhöht werden.

*p-Dotierung* mit 3-wertigen Elementen:

Indium, Bor, Aluminium

**=> *p-Störstellenleitung***

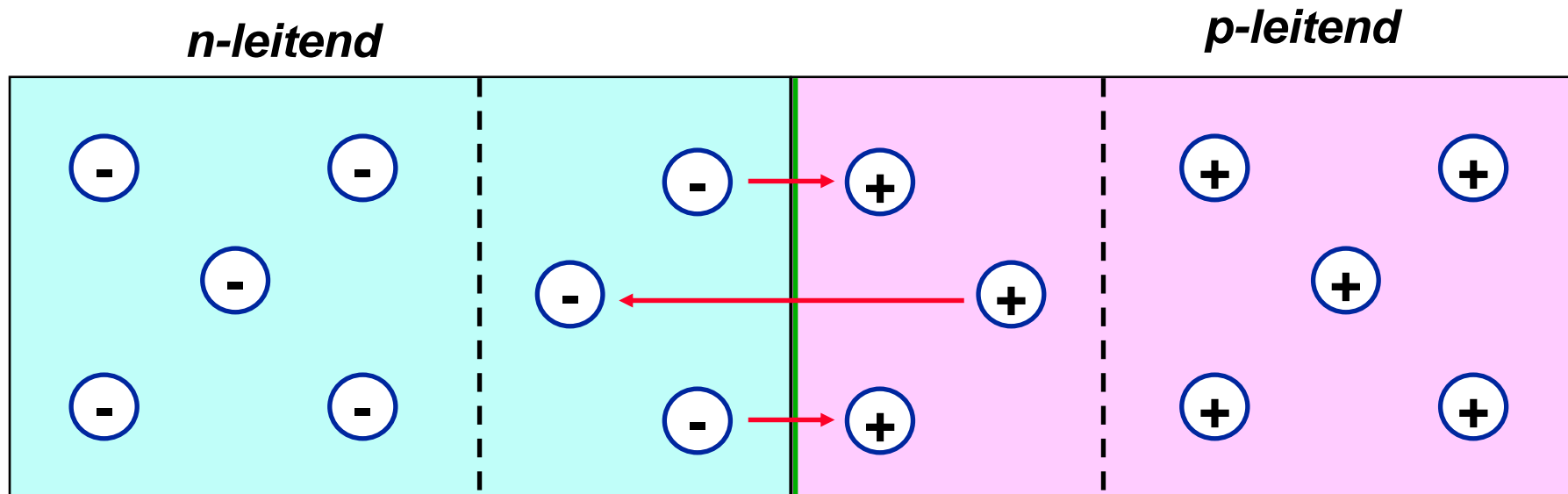
*n-Dotierung* mit 5 wertigen Elementen:

Arsen, Antimon, Phosphor

**=> *n-Störstellenleitung***

# Halbleiterbauelemente: Dioden

Eine **Diode** entsteht aus zwei Teilen von halbleitendem Material. Eine Seite ist n-dotiert (hat einen Überschuss an Elektronen) und die andere ist p-dotiert (hat einen Mangel an Elektronen).

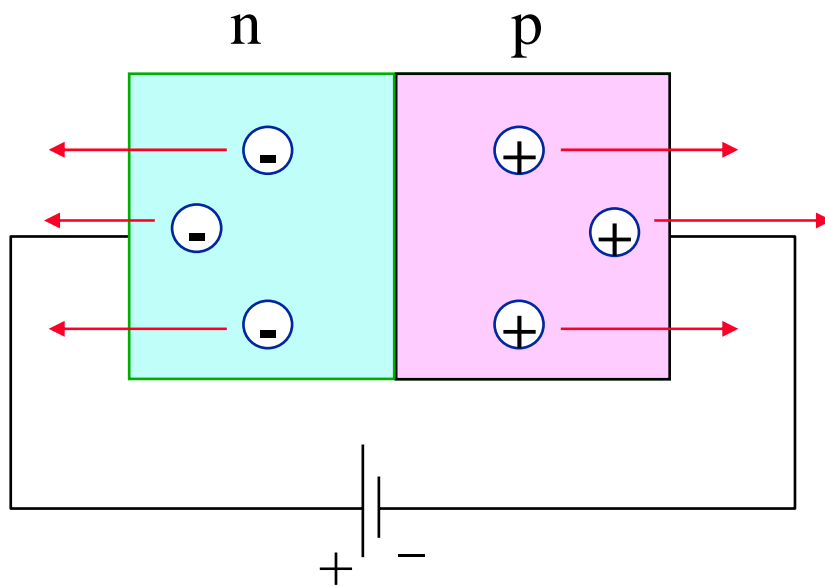


Rekombination in Grenzschicht (Diffusionsstrom)  
-> ladungsträgerarme Zone

# Anlegen eines elektrischen Feldes I

Es können zwei Situationen unterschieden werden:

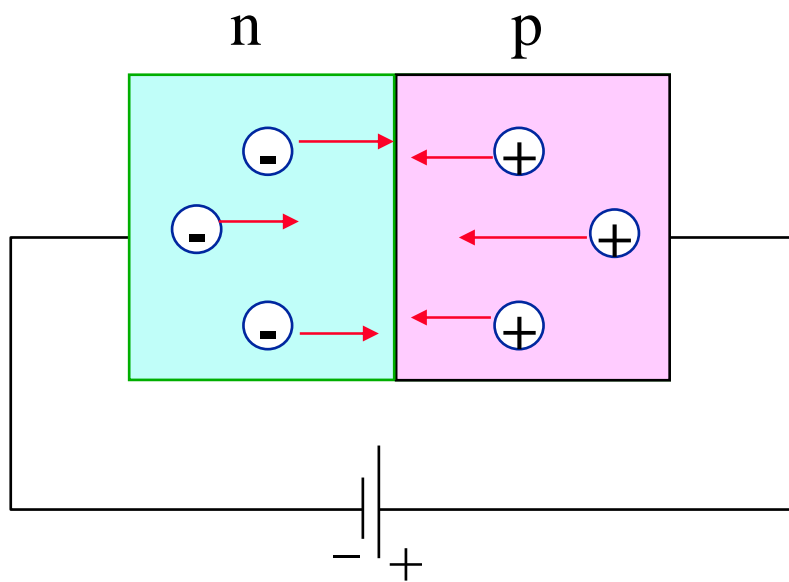
- 1.) Verbinde *n-dotierten* Bereich mit positiver und *p-dotierten* Bereich mit negativer Spannungsquelle



- ⇒ Vergrößerung der ladungsträgerarmen Zone
- ⇒ Sperrschicht entsteht. Es fließt kein Strom.
- ⇒ *Sperrichtung*

# Anlegen eines elektrischen Feldes II

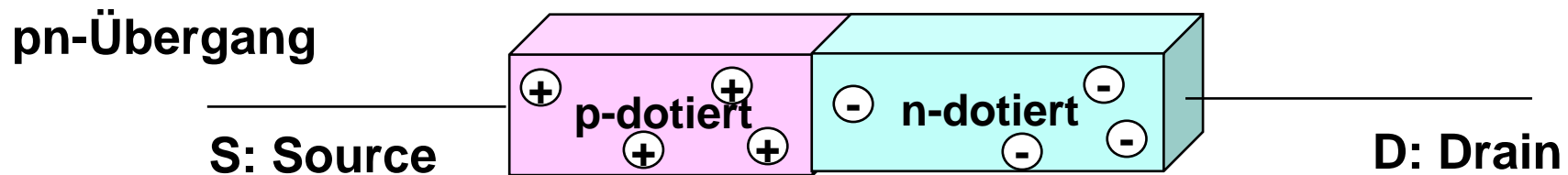
2.) Verbinde *n-dotierten* Bereich mit negativer und *p-dotierten* Bereich mit positiver Spannungsquelle



- ⇒ ladungsträgerarme Zone wird abgebaut
- ⇒ Elektronenstrom zur pos., Löcherstrom zur neg. Spannungsquelle
- ⇒ **Durchlaßrichtung**

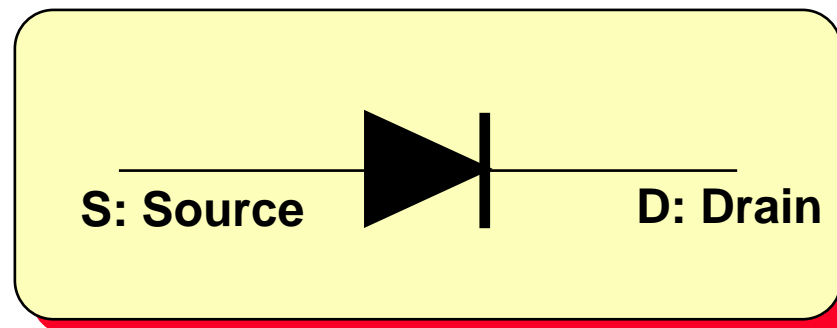
# Dioden als Gleichrichter

Je nach Orientierung des elektrischen Feldes  
wird der Stromfluß gesperrt oder durchgelassen



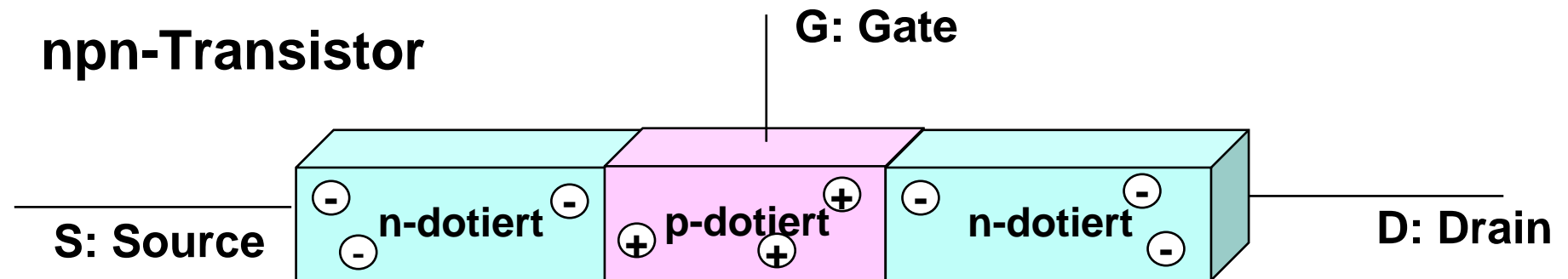
Eine Diode läßt Strom nur in einer Richtung durch.

Schaltbild :

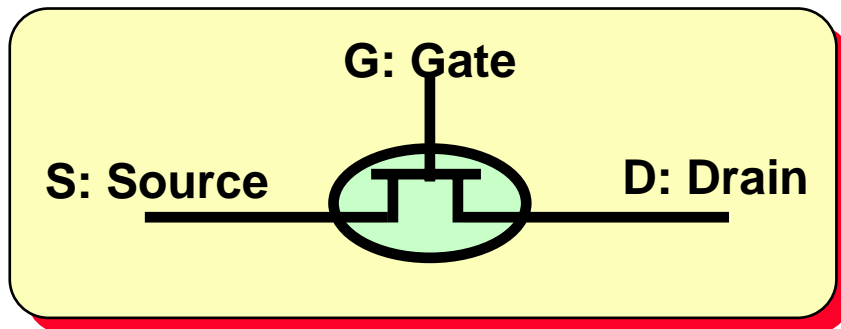


# Transistoren

Die einfachste Variante eines **Transistors** entsteht aus drei abwechselnd dotierten Schichten halbleitenden Materials. Normalerweise kann kein Strom von Source nach Drain fließen. Legt man an die mittlere Schicht (Gate) aber eine **Steuerspannung**, so öffnet der Transistor.



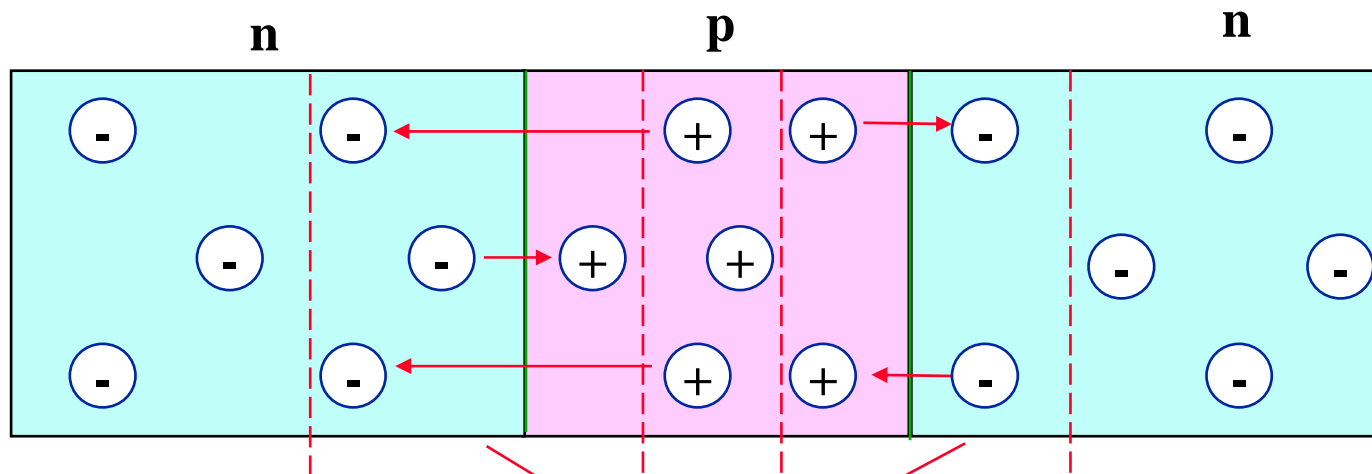
**Schaltbild :**



Die Spannung am Gate bestimmt, ob Strom von Source nach Drain fließt, oder nicht.

# Bipolare Transistoren

Kristall aus 3 aufeinanderfolgenden Zonen abwechselnder Dotierung  
je nach Zonenfolge: *npn oder pnp Transistor*



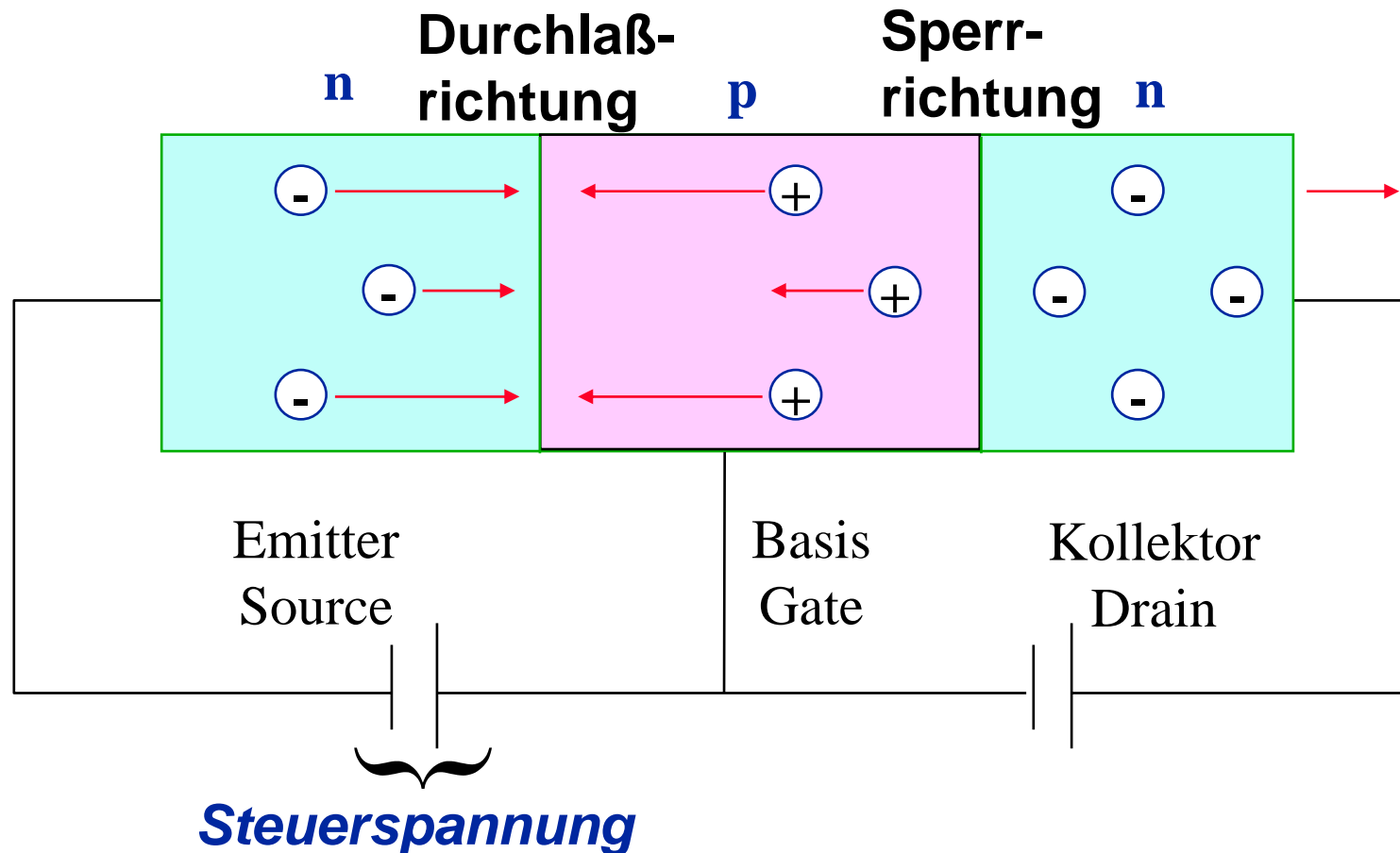
*ladungsträgerarme Zonen durch Rekombination  
Diffusionsstrom*

Steuerwirkung nur dann, wenn ein pn-Übergang in Sperr- und der andere in Durchlaßrichtung gepolt ist.

⇒ *bipolarer Transistor*



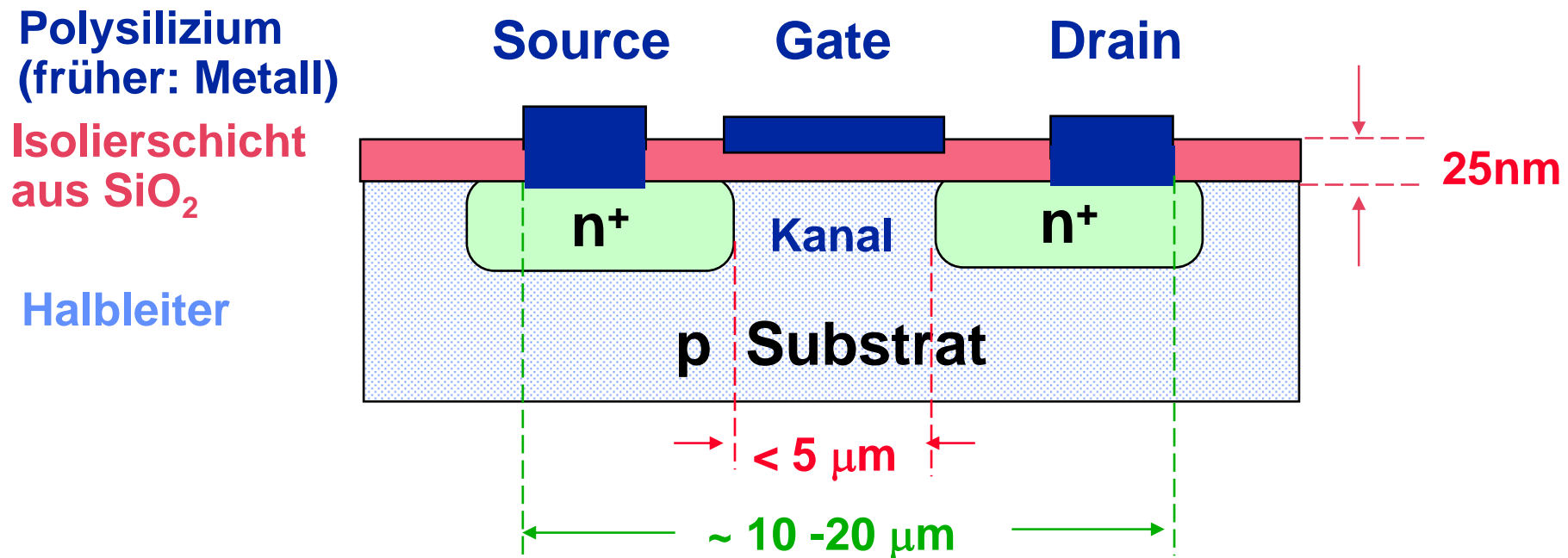
# Bipolare Transistorschaltung



Bei genügend geringer Breite der Basiszone überlagert die ladungsträger-angereicherte Zone des in Durchlaßrichtung geschalteten pn-Übergangs die Sperrschicht und es kommt zu einem Strom vom Emitter zum Kollektor.

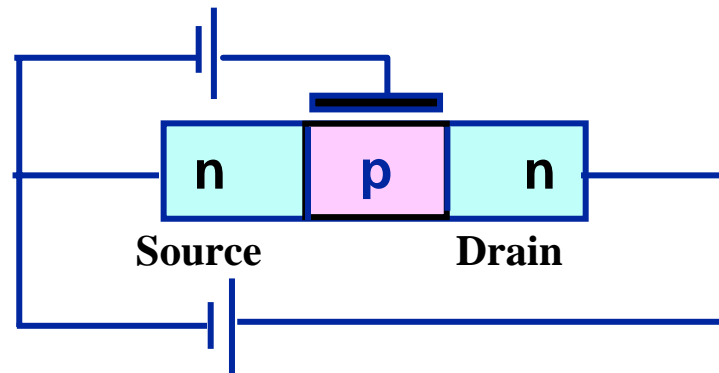
# MOS Transistoren (unipolare Transistoren)

**MOS** bedeutet **M**etal **O**xide **S**emiconductor (Metall-Oxid-Halbleiter). MOS Transistoren sind sogenannte **Feldeffekttransistoren**, da ihre Steuerung durch die Wirkung eines elektrischen Feldes erfolgt. Sie heißen auch **unipolar**, da ihre pn-Übergänge gleichepolt werden.



# Funktionalität des Transistors

Ohne Spannung besteht zwischen Source und Drain keine Leitfähigkeit, da der pn-Übergang am Drain in Sperrichtung geschaltet ist.



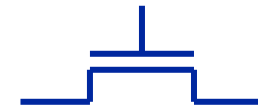
Die Polysiliziumschicht wirkt zusammen mit dem Kanal wie ein **Kondensator**, dessen “Platten” durch die Siliziumoxidschicht getrennt sind. Durch Anlegen einer positiven Steuerspannung wird der Kondensator geladen und dadurch werden im Kanal negative Ladungen influenziert, die oberhalb einer bestimmten **Schwellesspannung** die vorhandenen positiven Ladungen kompensieren und eine **n-leitende Inversionsschicht** bilden. Im Bereich dieser Schicht werden die pn-Übergänge aufgehoben und es entsteht eine durchgehend leitende Verbindung, deren Widerstand mit zunehmender Steuerspannung weiter abnimmt.

# NMOS, PMOS, CMOS

- **NMOS:** Nach der im Kanal entstehenden n-Leitung wird ein solcher Transistor als **n-Kanal MOS FET** (Feldeffekttransistor), kurz **NMOS**, bezeichnet.

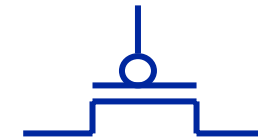
Der Feldeffekt wurde 1930 von Lilienfeld entdeckt und 1935 patentiert.

Hohe Spannung am Gate -> Transistor leitet  
Niedrige Spannung am Gate -> Transistor sperrt



- **PMOS:** entsteht analog, dual zu NMOS

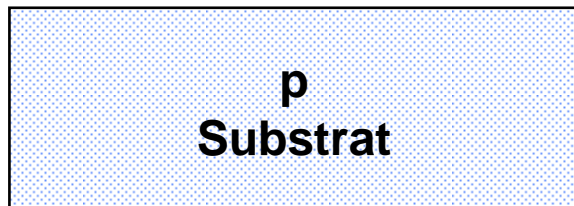
Hohe Spannung am Gate -> Transistor sperrt  
Niedrige Spannung am Gate -> Transistor leitet



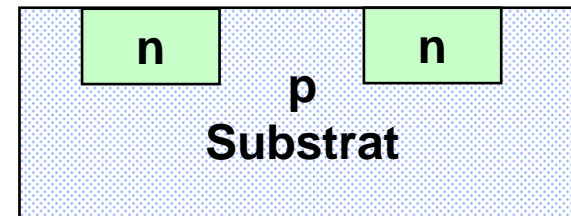
- Unter der **CMOS**-Technologie (Complementary MOS) versteht man die kombinierte Verwendung von NMOS und PMOS Transistoren in einem Schaltkreis (-> stromsparend).
- Gegenüber der Bipolartechnik ECL (Emitter Coupled Logic) bietet die CMOS-Technik den Vorteil einer geringeren Verlustleistung und damit einen höheren Integrationsgrad.

# Herstellung eines Transistors

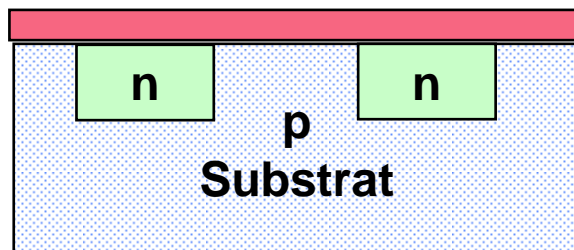
Durch die Ätzmethode entstehen Strukturen, die die elektrischen Eigenschaften von Leiterbahnen, Kondensatoren und Transistoren haben. Ein npn-Transistor entsteht durch geeignete Anordnung von n- und p-dotiertem Silizium.



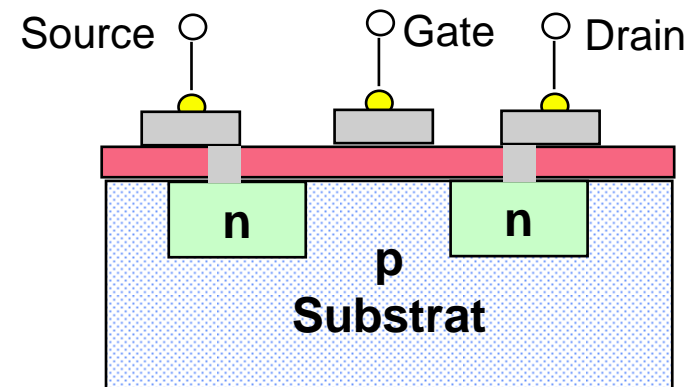
1. Platte aus p-dotiertem Halbleiter



2. Einbringen von stark n-dotiertem Material.



3. Auftragen einer Oxid-Schicht (Isolator)

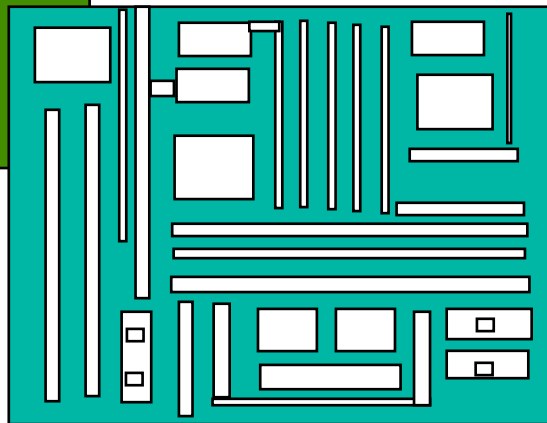
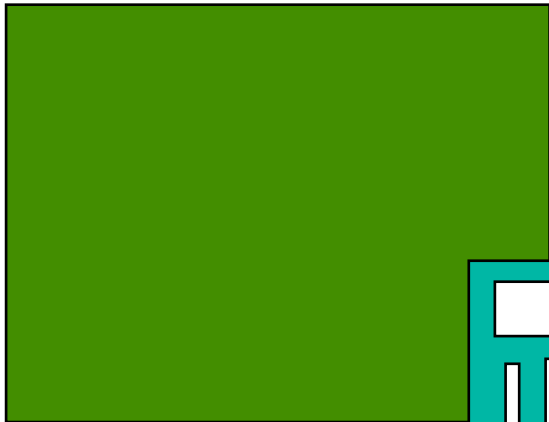


4. Anbringen der Kontakte

# VLSI

Durch Photolithographie erreicht man heute integrierte Schaltungen (VLSI = Very Large Scale Integration) mit über 100000 Transistoren auf einem Chip.

1. Ein mit einer elektrisch aktiven Schicht überzogene Platte wird mit Photolack bedeckt.



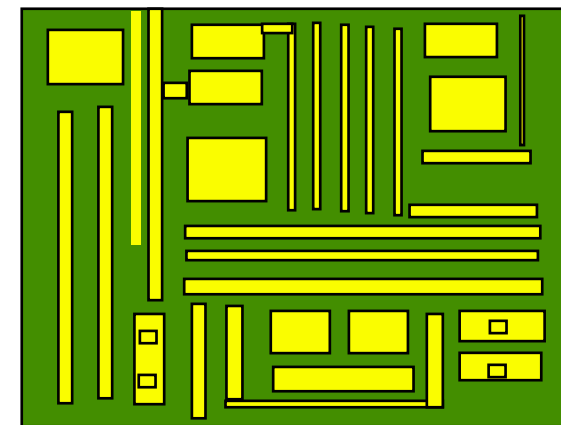
2.

Durch eine Maske wird die Platte belichtet.

3.

Die (un)belichteten Teile werden weggeätzt.

10 mm

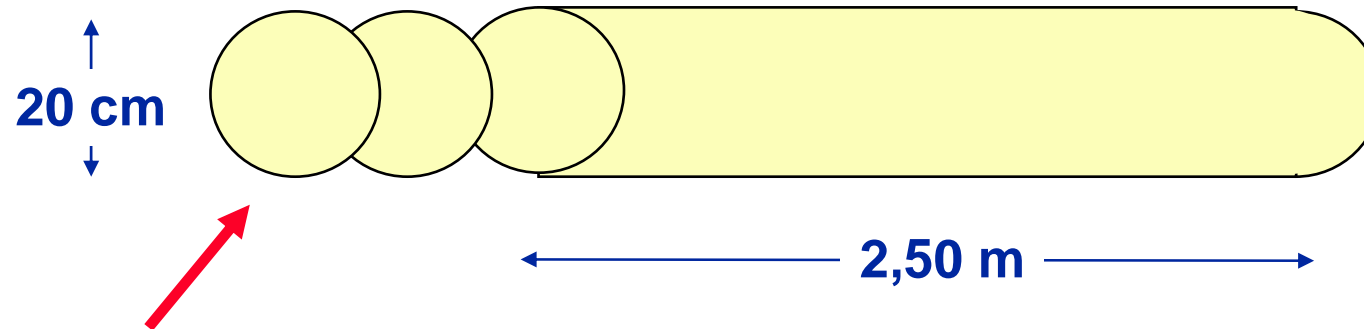


10 mm

Dieser Vorgang wird mehrfach wiederholt.

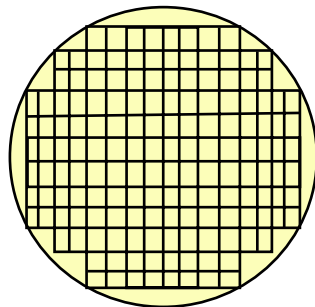
# WSI - Wafer Scale Integration

- Ausgangspunkt: Siliziumkristallbarren



**Wafer: 2.5mm dicke Scheiben**

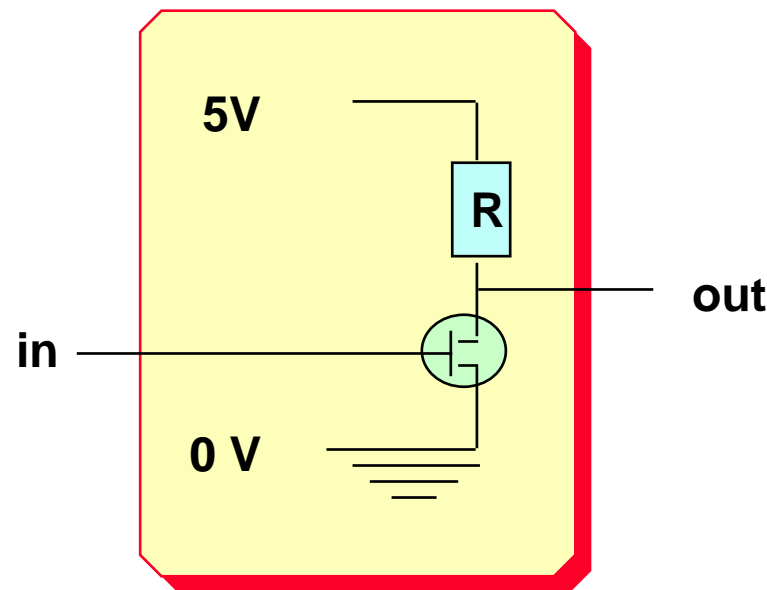
- Aufbringen von Transistoren, Leiterbahnen und Isolatoren:



**=> ~ 50 - 250 Chips/Wafer  
je nach Größen und  
Fehlerrate bei Herstellung**

# Transistorschaltungen für Gatter

Boolesche Schaltungen können mechanisch, elektrisch und neuerdings optisch realisiert werden. Gegenwärtig ist nur die elektrische Realisierung von Bedeutung. In den ersten elektronischen Rechenanlagen wurden die Schalter als Relais ausgeführt, dann durch Elektronenröhren und schließlich durch Transistoren.



**Ein Inverter**

Eine Spannung zwischen Erde und in läßt Strom durch den Transistor fließen.

Ohne Spannung zwischen Erde und in ist der Widerstand des Transistors unendlich.

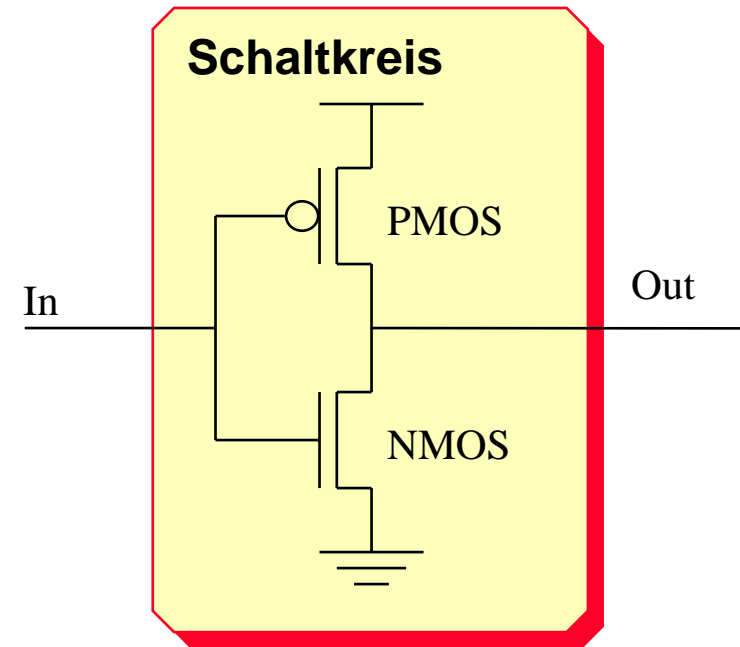
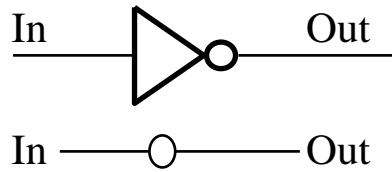
➔ Liegt in auf 5V (High) , so liegt out auf 0V (Low).

➔ Liegt in auf 0V (Low) , so liegt out auf 5V (High).

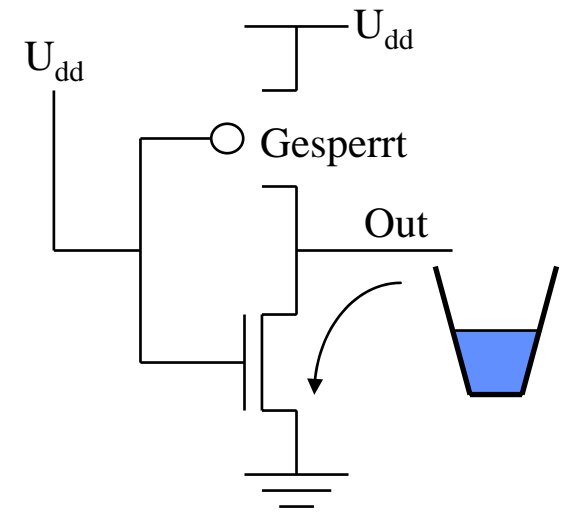
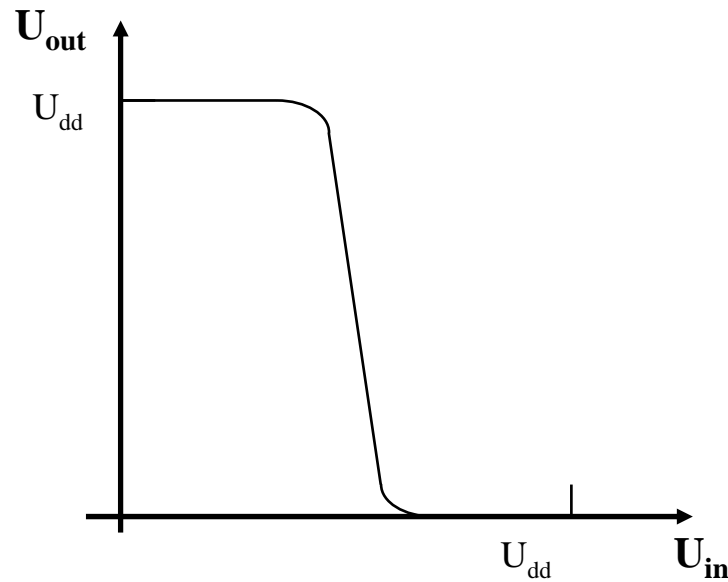
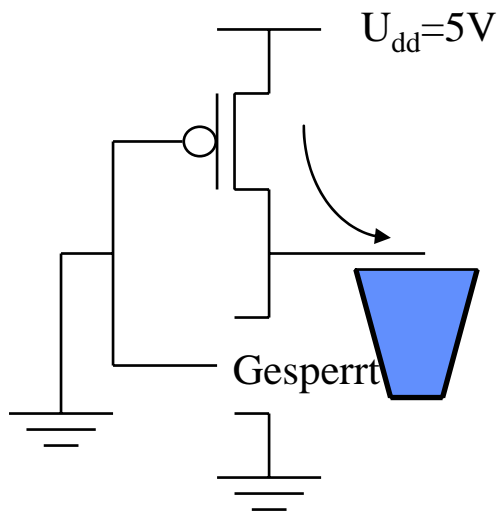


# CMOS Inverter

## Symbole

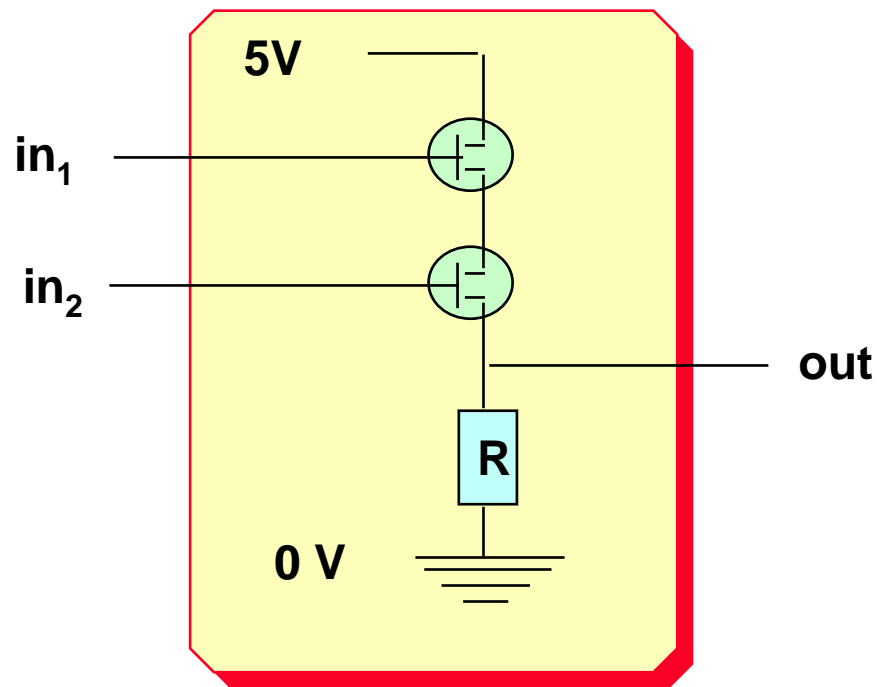


## Inverter Verhalten:

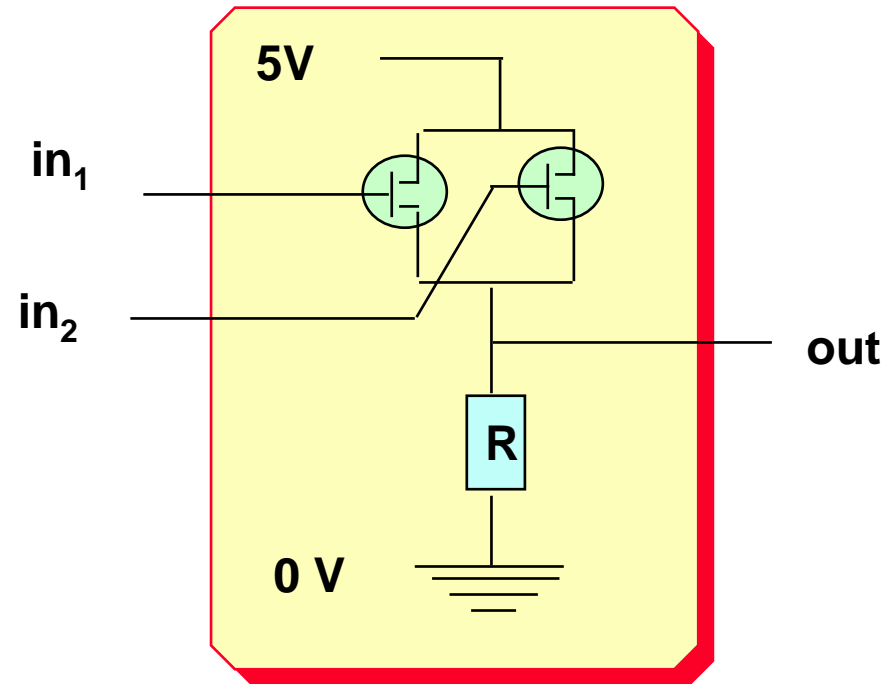


# Grundsaltungen für UND/ODER Gatter

Ein AND-Gatter

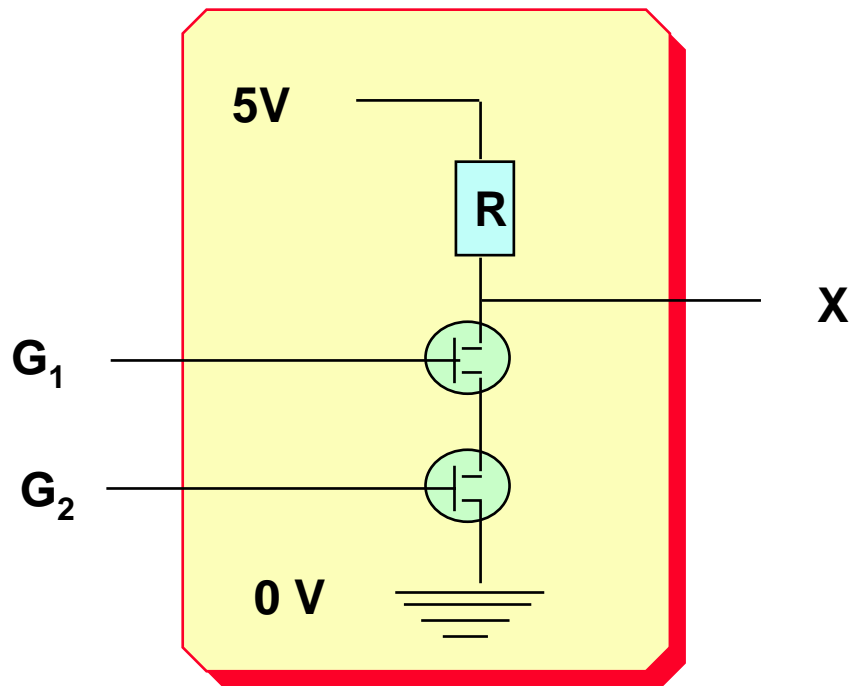


Ein OR-Gatter

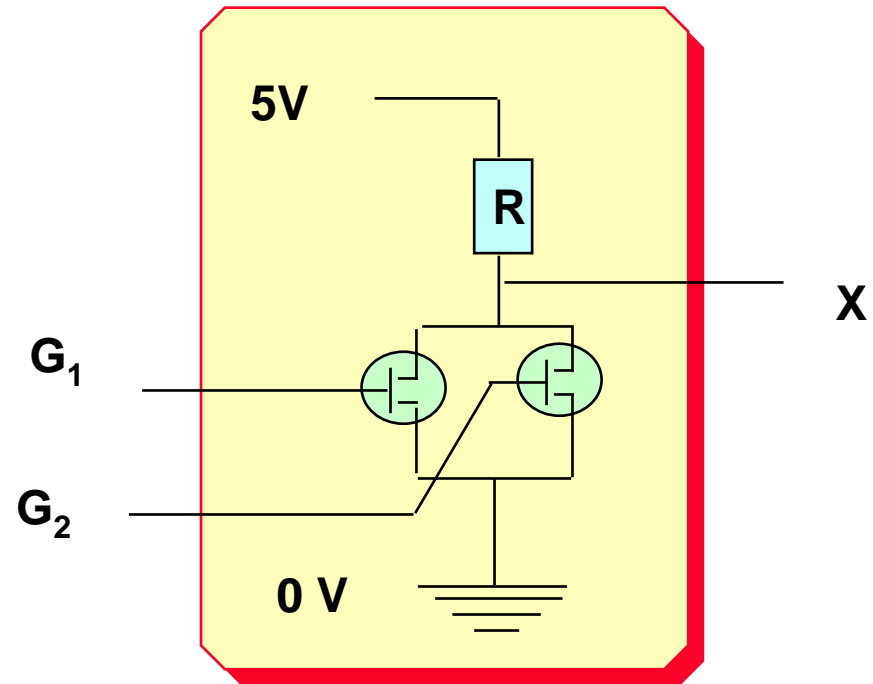


# Realisierung von NAND und NOR-Gattern

Ein NAND-Gatter

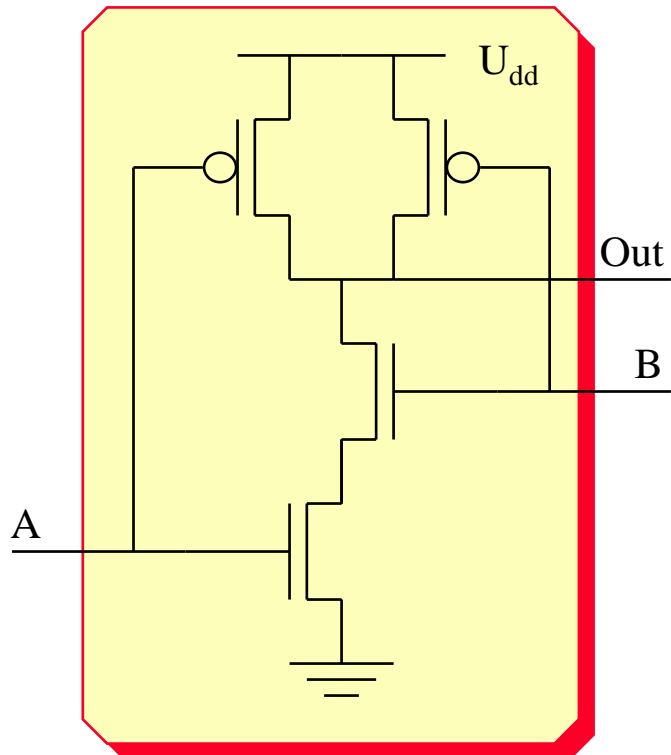
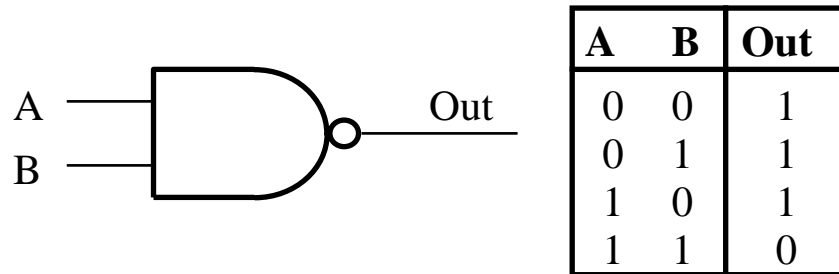


Ein NOR-Gatter



# CMOS NAND und NOR Gatter

**NAND Gatter**



**NOR Gatter**

